



MOSFET 漏/源电阻的半经验模型

柯导明*, 杨建国, 常红, 杨菲, 胡鹏飞, 彭雪扬, 孙乐尚, 吴笛

安徽大学电子信息工程学院, 合肥 230601

* 通信作者. E-mail: kedaoming@sohu.com

收稿日期: 2016-11-05; 接受日期: 2017-02-06; 网络出版日期: 2017-07-14

国家自然科学基金 (批准号: 61076086, 61376098) 资助项目

摘要 本文基于微元电阻和积分中值定理导出了仅有 3 个待定参数的超深亚微米 MOSFET 的漏/源电阻模型, 而这 3 个参数可以用多元线性回归方法得到. 论文用数值模拟数据, 拟合了衬底掺杂是 $1 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 、沟道长度是 45~2000 nm 的平面 nMOSFET 和 nLDD-MOSFET 的漏/源电阻模型的待定参数, 得到了它们的半经验公式, 最大误差仅有 9.5%. 漏/源电阻模型和它的半经验公式计算结果表明, 漏/源电阻仅与漏/源 pn 结结深、电阻率和沟道到漏/源电极长度有关, 沟道长度、叠栅长度和电极长度对它的影响可以忽略. 由于这个半经验表达式形式简单、精度高、物理概念清晰、易于提取参数, 所以它既可以用于 MOSFET 的特性分析又可以用于电路模拟器.

关键词 MOSFET 的漏/源电阻, 半经验公式, 微元电阻, 数值模拟

1 引言

由于 MOSFET 的漏/源电阻不能按比例缩小, 因此在小尺寸 MOSFET 的寄生效应中, 漏/源电阻的研究一直占有重要的作用. 目前已经研究出了多种计算漏/源电阻的方法, 其中最经典的方法是沟道电阻法^[1]. 虽然这个方法至今仍是被广泛采用的最重要的方法, 但是这一方法需要测量一系列不同沟道长度的 MOSFET 伏安特性, 因此显得复杂繁琐. 为此许多研究者陆续研究了众多的新方法, 如有限元或有限差分的数值算法^[2]、用寄生结电流改进沟道电阻法^[3]、积分法^[4]、表面势方法^[5]和半解析方法^[6]等. 这些计算方法使得漏/源电阻的计算更加准确, 但是其计算过程或者十分复杂, 或者没有给出明确的解析表达式, 计算量大且难以给出明确的物理概念, 例如数值算法对于集成电路设计者而言, 则无法将这些方法直接用于电路的设计中, 通常只能从电路设计成功后的模拟中, 才能推测出漏/源电阻的数值, 这给器件和电路设计带来了诸多不便. 为了克服这一缺点, 本文基于电阻形成的物理机制、MOSFET 漏/源电阻的数值模拟结果和多元线性回归法, 提出了沟道长度是 45~2000 nm

引用格式: 柯导明, 杨建国, 常红, 等. MOSFET 漏/源电阻的半经验模型. 中国科学: 信息科学, 2017, 47: 1730–1740, doi: 10.1360/N112016-00257

Ke D M, Yang J G, Chang H, et al. A semi-empirical model of the drain/source resistance for MOSFET (in Chinese). Sci Sin Inform, 2017, 47: 1730–1740, doi: 10.1360/N112016-00257

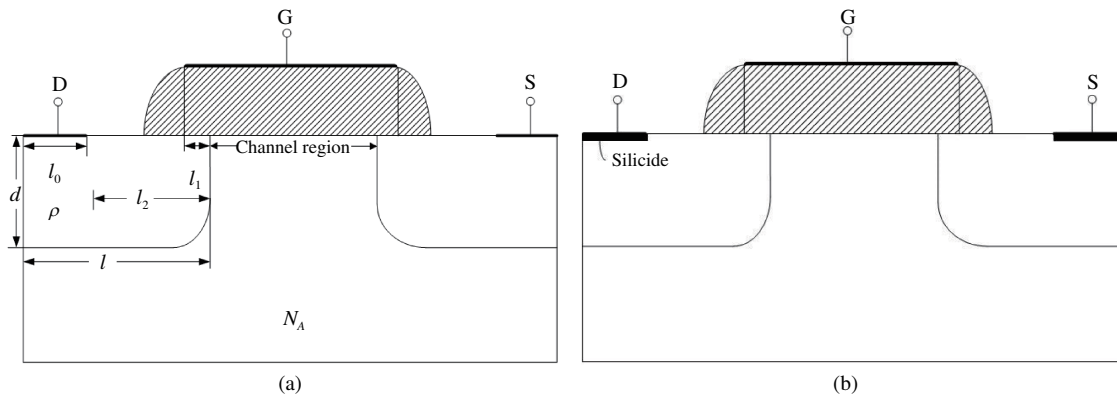


图 1 MOSFET 的结构图. (a) 计算所用 MOSFET; (b) 有硅化物的现代 MOSFET

Figure 1 The structure diagram of MOSFET. (a) MOSFET used in the calculation; (b) modern MOSFET with silicide

的 nMOSFET 漏/源电阻的半经验模型, 该模型使用的计算公式形式简单、精度高、参数少, 可直接用于器件分析和电路设计.

文章内容安排如下: 第 2 节分析了 MOSFET 漏/源几何尺寸和电阻率与电阻的关系, 提出了超深亚微米 MOSFET 漏/源电阻的半经验计算公式; 第 3 节用多元线性回归算法求解了经验参数, 并计算了一个求经验因子值例子; 第 4 节用例子验证了所提出的计算公式以及由此得到的几点有益的结论; 第 5 节总结了本文内容.

2 MOSFET 漏/源电阻的半经验公式

平面 MOSFET 如图 1(a) 所示, 现代 MOSFET 中为了减小漏/源电阻通常会在漏和源区中引入一层薄的硅化物, 如图 1(b) 所示由于硅化物很薄, 电阻很小, 可以将这一层硅化物当作接触电阻的一部分, 图 1(b) 所示的 MOSFET 可以简化为图 1(a) 的结构, 只不过电极的位置变大了^[1], 下面的计算中仍将以图 1(a) 的结构来推导和计算漏/源电阻. 图 1(a) 中, l_1 是叠栅长度; l_2 是漏/源 pn 冶金结边界至漏/源电极的长度; l 是漏/源区总长度; d 是冶金结结深; ρ 是漏/源区掺杂的电阻率; l_0 是漏或源电极长度.

图 2 是漏/源区电阻 R_{DS} 计算的示意图, 其大小与漏/源结冶金结尺寸相同. 下面用此图推导漏/源电阻的拟合公式. 图 2 中 A 是沟道末端, 叠栅下面是积累层 A', 载流子由 AA' 流入 (出) 漏/源区, 从漏/源电极 BB' 流出 (入), 载流子运动的途径如图 2 虚线所示, 因此电阻 R_{DS} 是一个扩展电阻^[7], AA' 与 BB' 分别是 R_{DS} 的两个电极. R_{DS} 包含了两个部分: 漏/源区本征电阻和 BB' 的接触电阻. 接触电阻通常与金 - 半特性界面和电极的面积有关. 实际计算中引入与几何结构无关的比接触电阻 ρ_{Ω} , 由理论计算值加上测量修正共同决定, 漏/源电极的接触电阻为 ρ_{Ω} 乘以电极面积^[8], 因此这里不讨论接触电阻假设 BB' 是欧姆接触, ρ_{Ω} 只是漏/源区本征电阻.

漏/源区是重掺杂, 传统的深结 MOSFET 中可以用均匀电阻率代替该区域电阻率计算漏/源区本征电阻^[7]. 现代浅结 MOSFET 中, 用先进的工艺如晶片的非晶化处理、高剂量离子注入和快速退火等方法, 保持漏/源区电阻率基本恒定, 通常可以认为该区域电阻率基本上是均匀的^[9]. 因此下面的计算中认为漏/源区是均匀电阻率. 这里需要注意, 漏/源区的杂质虽然是均匀的, 但是由于横向扩散与纵向扩散系数不同, 叠栅下面冶金结附近的杂质浓度较漏/源区内部淡一些, 因而在边界有一梯度, 漏/源

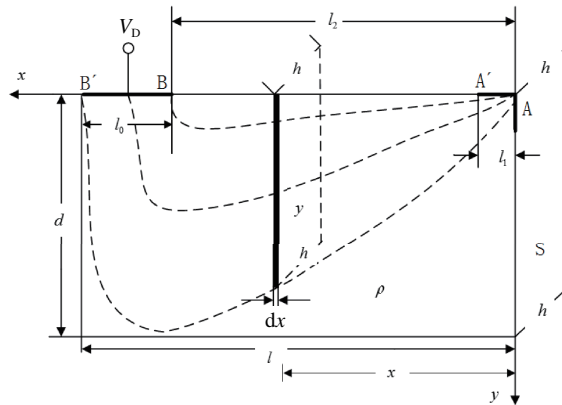


图 2 漏/源微分电阻示意图

Figure 2 The schematic diagram of drain / source differential resistance

区的杂质并不完全是均匀的 [7,9].

AA' 与 BB' 之间是非均匀电场, 需要用微元法计算这个电阻. 取一微元如图 2 所示, 则得到微元电阻是

$$dR_{DS} = \rho(x) \frac{dx}{yh}, \quad (1)$$

其中 $\rho(x)$ 是微元电阻率. 前面已经分析, 电阻率在叠栅下面冶金结边界附近有一梯度, 因此 $\rho(x)$ 并不是常数, 而是位置的函数. h 是电阻的截面宽度, 单位是 cm. 对式 (1) 积分, 得到

$$R_{DS} = \int_{AA'}^{BB'} \rho(x) \frac{dx}{yh}. \quad (2)$$

因为不知道载流子运动路径 y 服从何种规律, 积分限 AA' 和 BB' 也不是一个常数, 所以式 (2) 实际上是一个复杂的线积分, 并不容易求出. 为此引入经验参数来简化式 (2), 导出 R_{DS} 计算公式.

为了分析 R_{DS} 与物理参数和漏/源区几何尺寸的关系, 用数值模拟软件 silvaco 计算了沟道长度为 45~2000 nm MOSFET 的伏安特性, 衬底掺杂为 $1 \times 10^{15} \text{ cm}^{-3}$, 根据伏安特性提取了漏/源电阻 R_{DS} 随着物理参数和漏/源区几何尺寸变化的情况, 然后用修正沟道电阻法 (具体方法见 3.1 小节) 提取了 R_{DS} . 根据仿真结果可以得到如下结论:

(1) R_{DS} 与电极 BB' 和 l_1 的长度近似无关, 因此式 (2) 的积分区间可设为 $[0, l_2]$;

(2) R_{DS} 与结深 d 的关系不像线性电阻那样成反比, 而是与 d^β 成反比, 因此可以设图 2 中 $y = k_1(x) d^\beta$;

(3) R_{DS} 正比于 ρ^α , 即 $R_{DS} = k_2(x) \rho^\alpha$. 其原因有两个: 首先是载流子在漏/源区除了漂移外, 还有扩散, 各处浓度并不相等; 其次是冶金结边界处由于横向扩散, 杂质浓度要低于内部浓度. 这两个原因导致用于计算电阻的均匀掺杂电阻率不是掺杂电阻率 ρ , 而是 ρ^α .

取 h 为单位长度, 将上述 3 个结论代入式 (2) 得到

$$R_{DS} = \int_0^{l_2} \rho^\alpha \frac{k_2(x) dx}{k_1(x) d^\beta} = \frac{\rho^\alpha}{d^\beta} \int_0^{l_2} \frac{k_2(x)}{k_1(x)} dx. \quad (3)$$

根据定积分中值定理 [10], 有

$$\int_0^{l_2} \frac{k_2(x)}{k_1(x)} dx = \mu(\eta) \int_0^{l_2} dx = k l_2,$$

式中 $k = \mu(\eta)$ ($0 \leq \eta \leq l_2$), 为一常数. 于是得到

$$R_{DS} = k\rho^\alpha \frac{l_2}{d^\beta}, \quad (4)$$

式(4)是所求解的拟合公式. 式(4)表明, 适当的选择经验参数 α , β 和 k , 可以得到单位宽度漏/源电阻 R_{DS} . 从物理意义来说, 拟合参数 α , β 和 k 归纳了对于电阻值影响较小而又不易解析计算的因素, 如微元电阻高度 h 不是常数、电阻率 ρ 在整个区域不是常数和长度 l_0 等, 只要正确地计算 α , β 和 k , 就可以得到电阻 R_{DS} 的精确值.

3 经验参数的确定

为了准确得到经验参数, 这里用统计的方法求经验参数 α , β 和 k . 统计的方法要有大量的电阻 R_{DS} 与结构参数的数据和适当的算法. 下面先介绍如何用修正沟道电阻法 (correctional resistance method) [1,11,12] 提取 MOSFET 器件漏/源电阻, 再讨论多元线性回归的最小二乘法求解公式.

3.1 修正沟道电阻法提取 MOSFET 漏/源电阻

对从实验参数提取 R_{DS} 的修正沟道电阻法略加改造, 就可以得到从仿真数据中提取 R_{DS} 的方法, 其原理可参考有关文献, 具体步骤如下:

(1) 用 silvaco 仿真一组沟道宽度相同、沟道长度 L_m 不同 MOSFET 的 I_{ds} - V_{ds} (伏安特性) 曲线, 栅源电压 V_{gs} 以 0.01 V 的步长变化;

(2) 计算中需要用到 MOSFET 的阈值电压 V_{th} , 已有很多文献介绍过阈值电压提取方法, 例如文献 [13]. 为方便和准确, 我们用 silvaco 自带的 MOSFET 阈值电压提取程序从仿真的 MOSFET 伏安特性曲线提取不同沟道长度 MOSFET 的 V_{th} ;

(3) 对于给定的栅电压 V_g , 仿真不同沟道长度 $V_g - V_{th}$ 下的漏源电流 I_{ds} , 计算 MOSFET 的输出电阻 $R_m = \frac{V_{ds}}{I_{ds}}$, 在输出电阻与沟道长度坐标系中根据计算结果作出直线的二次线性回归, 并求出相应的斜率 A_m 和截距 B_m ;

(4) 将栅电压的取值在 1~3 V 范围内变化, 重复步骤 (3), 步长变化 0.2 V, 得到一组斜率 A_i 和截距 B_i ($i = 1, 2, \dots$);

(5) 作 A_i 与 B_i 的关系直线, 对 B-A 直线做二次线性回归, 得出的直线截距就是漏/源电阻, 上述步骤 (3)~(5) 不需要人工计算, 可用程序在 MATLAB 上实现.

3.2 多元线性回归法表达式和经验参数的计算

现介绍多元线性回归方法表达式. 设有 t 个数据点, 如果这 t 个点基本上在同一直线上, 多元回归函数是 [14]

$$y = a_0 + \sum_{m=1}^t a_m x_m, \quad (5)$$

式中 a_1, \dots, a_t 是回归系数. 数据点取值是 $(x_{i1}, x_{i2}, \dots, x_{it}, y_i)$ ($i = 1, 2, \dots, m$), 共有 m 组数据. 求解

表 1 按沟道分区间的漏/源电阻拟合公式

Table 1 The semi physical semi empirical formula of drain/source resistance between the different channel sections

| Channel length (nm) | Formulas that the unit of length is μm | Formulas of international unit system (the unit of length is m) |
|---------------------|--------------------------------------------------------------------|----------------------------------------------------------------------------------|
| 980~1980 | $R_{\text{DS}} = \rho^{0.76} \frac{6.87 \cdot l_2}{d^{0.6}}$ (8) | $R_{\text{DS}} = \rho^{0.76} \frac{5.9334 \times 10^7 \cdot l_2}{d^{0.6}}$ (9) |
| 580~980 | $R_{\text{DS}} = \rho^{0.77} \frac{6.27 \cdot l_2}{d^{0.63}}$ (10) | $R_{\text{DS}} = \rho^{0.77} \frac{4.2173 \times 10^7 \cdot l_2}{d^{0.63}}$ (11) |
| 120~200 | $R_{\text{DS}} = \rho^{0.82} \frac{3.63 \cdot l_2}{d^{0.8}}$ (12) | $R_{\text{DS}} = \rho^{0.82} \frac{4.6832 \times 10^6 \cdot l_2}{d^{0.8}}$ (13) |
| 80~120 | $R_{\text{DS}} = \rho^{0.82} \frac{5.40 \cdot l_2}{d^{0.72}}$ (14) | $R_{\text{DS}} = \rho^{0.82} \frac{2.0555 \times 10^7 \cdot l_2}{d^{0.72}}$ (15) |
| 45~80 | $R_{\text{DS}} = \rho^{0.83} \frac{9.21 \cdot l_2}{d^{0.58}}$ (16) | $R_{\text{DS}} = \rho^{0.83} \frac{1.3322 \times 10^7 \cdot l_2}{d^{0.58}}$ (17) |

4 模型与仿真结果比较

为了验证式 (4) 经验因子 α , β 和 k 的正确性, 对第 3 节例子的式 (8) 和 (19) 做了计算验证. 取 nMOSFET 的衬底掺杂浓度为 $1 \times 10^{15} \text{ cm}^{-3}$ 和 $1 \times 10^{16} \text{ cm}^{-3}$, $h = 1 \text{ cm}$, 阈值电压经过离子注入都在 $0.2 \sim 0.7 \text{ V}$ 之间, 沟道长度范围是 $45 \sim 2000 \text{ nm}$. 任意选取结构相同而物理参数不同的 MOSFET, 用 silvaco 软件仿真它们的伏安特性, 然后用修正沟道电阻法提取漏/源电阻, 将它们与文章里所给出的公式计算结果相比较.

衬底掺杂浓度是 $1 \times 10^{15} \text{ cm}^{-3}$ MOSFET 的计算与仿真结果如图 3~5 所示. 这些结果表明式 (18) 是高精度的计算公式, 最大误差为 9%.

衬底掺杂浓度为 $1 \times 10^{16} \text{ cm}^{-3}$ 的 MOSFET, 仅在图 6 给出了沟道长度是 $45 \sim 80 \text{ nm}$, $120 \sim 200 \text{ nm}$ 时, 改变结深 d 大小, 漏/源电阻仿真值与公式计算值结果, 最大误差为 9.5%.

从图 3~6 中结果误差对比可知, 在一定的沟道长度取值范围时, 部分分区间 (指不同沟道长度取值范围) 公式计算结果精度稍差, 大部分情况下分区间计算公式与式 (18) 的精度是相近的, 即统一的计算公式与分区间的计算公式得到的电阻值相差不大, 都有很高的精度. 这表明虽然沟长对其漏/源电阻计算公式略有影响, 但是通过 α , β 和 k 的调整, 最终结果相差不多, 从而说明沟道长度对漏/源电阻影响较小.

深亚微米 MOSFET 漏/源通常是 LDD 结构, 本文论述的模型对 LDD 结构也是适用的, 图 7 是一个计算实例, 其误差与前面例子在同一量级.

从电磁场理论可知, 均匀电阻率情况下的载流子在导电区域若只做漂移运动, 则其电势分布满足 Laplace 方程, 这样得到的电阻值与电阻率是线性关系^[16]. 而从计算公式可见, 漏/源本征电阻值与电阻率的关系不是线性关系, 这说明载流子在漏/源区不是单纯的漂移运动, 将有一些扩散运动. 由此可以推断漏/源区电势分布的微分方程将不再是 Laplace 方程而是更为复杂的漂移扩散方程, 其结果也是复杂、繁琐的, 不一定有解析解, 因此电阻表达式也将是复杂、繁琐的, 这说明了文章所给出的半经验公式 (4) 和用统计的方法计算经验参数的合理性.

根据式 (18) 和计算验证结果, 可以得到以下结论: MOSFET 漏/源电阻大小主要取决于 3 个物理参数, 分别为: 器件漏/源区域的结深 d 、掺杂电阻率 ρ 以及沟道末端到漏/源电极的距离 l_2 . 而漏/源区叠栅长度 l_1 和漏/源电极的尺寸 l_0 对漏/源电阻的影响基本可以忽略. 这些结论, 可以指导我们深入地认识和理解 MOS 器件的物理参数与漏/源电阻的关系.

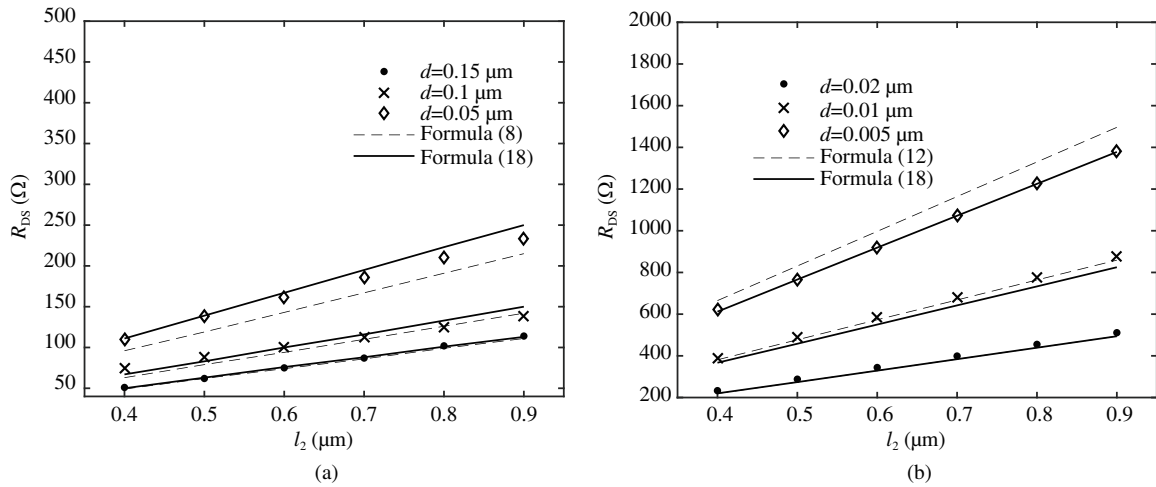


图 3 (a) 沟道为 1000~2000 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$, 改变 l_2 的值, 漏/源电阻仿真值与公式计算值对比, 式 (18) 的最大误差是 5%, 式 (8) 的最大误差是 5%; (b) $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$ 沟道长度是 120~200 nm, 改变漏区电阻率 l_2 , 漏/源电阻仿真结果, 式 (18) 的最大误差是 5.9%, 式 (12) 的最大误差是 8%

Figure 3 (a) is comparison of simulation values of drain / source resistance and formula calculation when l_2 changed and channel length is 1000~2000 nm, $l=1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 5%, and for (8) is 5%. (b) is simulation results of drain / source resistance when l_2 changed and channel length is 120~200 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 5.9%, and for (12) is 8%

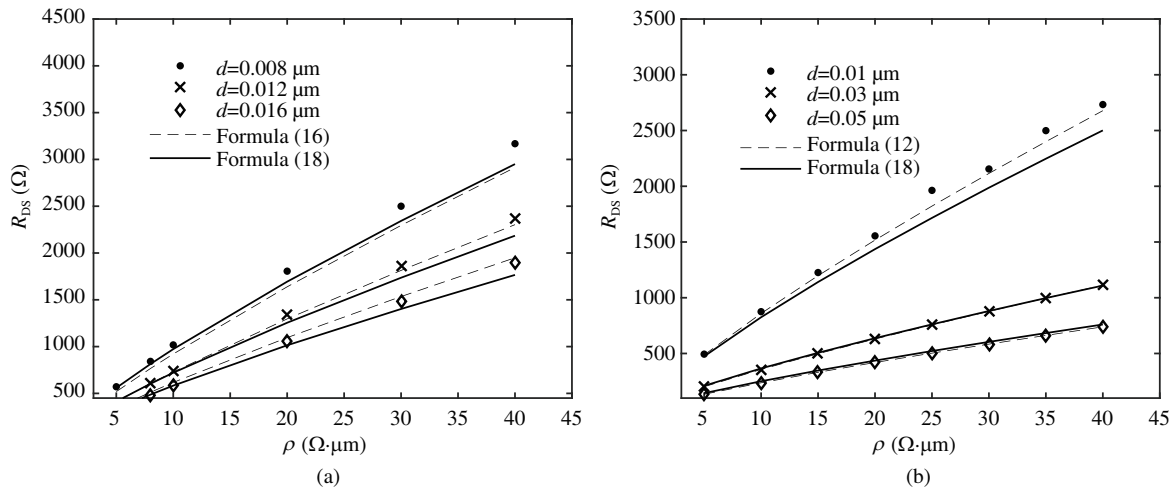


图 4 (a) 沟道为 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $l_2 = 0.9 \mu\text{m}$, 改变电阻率 ρ , 漏/源电阻仿真值与公式计算值对比, 式 (18) 的最大误差是 6.6%, 式 (16) 的最大误差是 9%; 图 (b) $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $l_2 = 0.9 \mu\text{m}$, 沟道长度是 120~200 nm, 改变漏区电阻率 ρ , 漏/源电阻仿真结果, 式 (18) 的最大误差是 7.7%, 式 (12) 的最大误差是 5%

Figure 4 (a) is comparison of simulation values of drain/source resistance and formula calculation when ρ changed and channel length is 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $l_2 = 0.9 \mu\text{m}$. The maximum error of (18) is 6.6%, and for (16) is 9%. (b) is simulation results of drain/source resistance when changed and channel length is 120~200 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $l_2 = 0.9 \mu\text{m}$. The maximum error of (18) is 7.7%, and for (12) is 5%

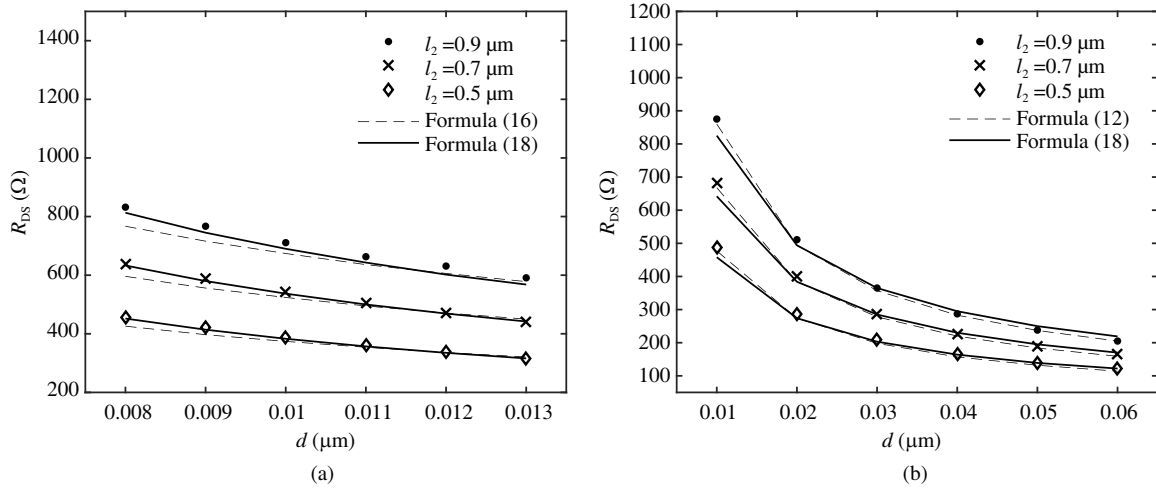


图 5 (a) 沟道为 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 8 \Omega \cdot \mu\text{m}$, 改变结深 d 大小, 漏/源电阻仿真值与公式计算值对比, 式 (18) 的最大误差是 6.9%, 式 (16) 的最大误差是 8.6%; (b) $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$, 沟道长度是 120~200 nm, 改变结深 d , 漏/源电阻仿真结果, 式 (18) 的最大误差是 3.9%, 式 (12) 的最大误差是 8.5%

Figure 5 (a) is comparison of simulation values of drain/source resistance and formula calculation when d changed and channel length is 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 8 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 6.9%, and for (16) is 8.6%. (b) is simulation results of drain/source resistance when l_2 changed and channel length is 120~200 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 3.9%, and for (12) is 8.5%

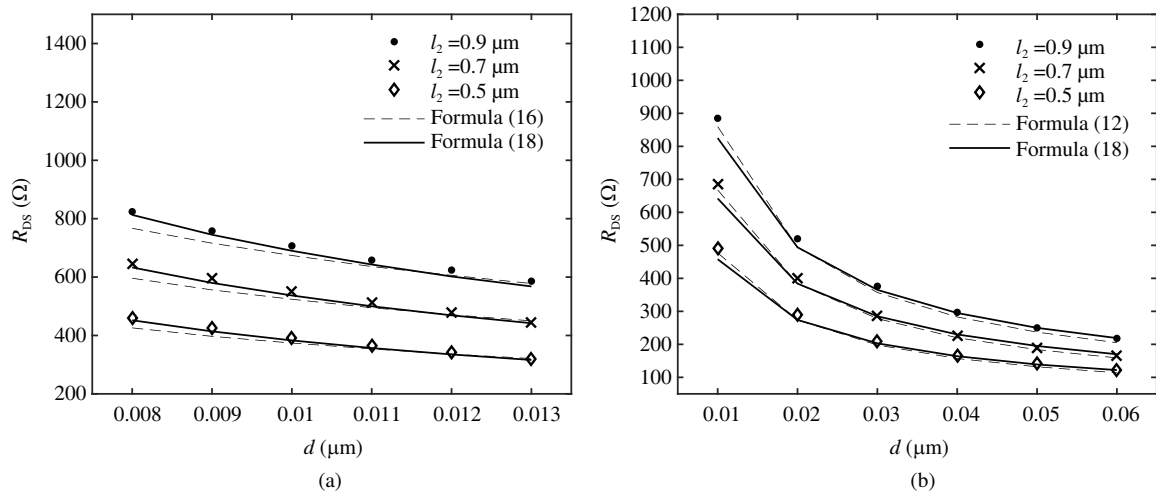


图 6 (a) 沟道为 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$, 改变结深 d 大小, 漏/源电阻仿真值与公式计算值对比, 式 (18) 的最大误差是 6.9%, 式 (16) 的最大误差是 9.5%; (b) $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$, 沟道长度是 120~200 nm, 改变结深 d , 漏/源电阻仿真结果, 式 (18) 的最大误差是 3.9%, 式 (12) 的最大误差是 8.5%

Figure 6 (a) is comparison of simulation values of drain/source resistance and formula calculation when changed and channel length is 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 8 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 6.9%, and for (16) is 9.5%. (b) is simulation results of drain/source resistance when changed and channel length is 120~200 nm, 45~80 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho = 10 \Omega \cdot \mu\text{m}$. The maximum error of (18) is 3.9%, and for (12) is 8.5%

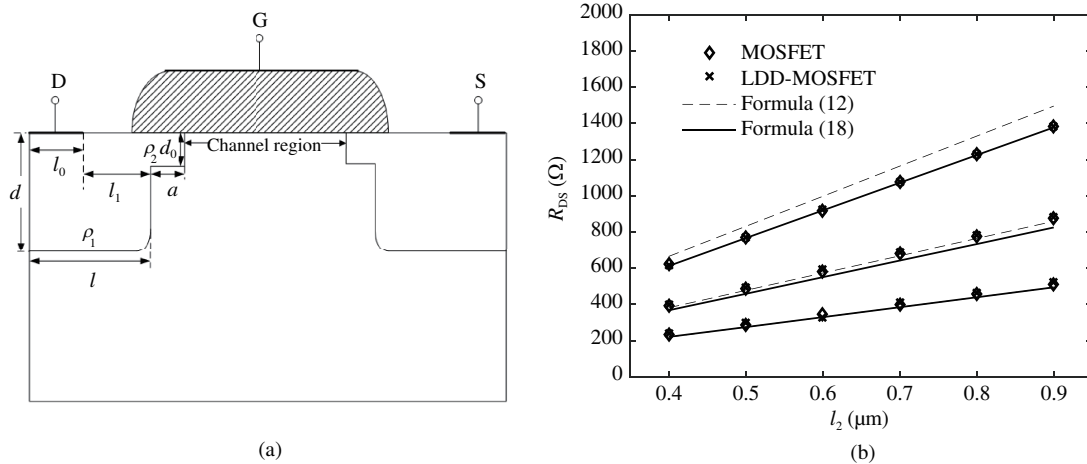


图 7 (a) 是沟道长度 120~200 nm, 尺寸为 $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho_1 = 10 \Omega \cdot \mu\text{m}$, $\rho_2 = 100 \Omega \cdot \mu\text{m}$, $a = 0.01 \mu\text{m}$, $d = 0.002 \mu\text{m}$ 的 LDD 结构; (b) 取三组结深 d 分别为 $0.02 \mu\text{m}$, $0.01 \mu\text{m}$ 和 $0.005 \mu\text{m}$, 改变 l_2 , 普通 MOSFET 和 LDD-MOSFET 漏/源电阻仿真结果, 式 (18) 的最大误差是 8.4%, 式 (12) 的最大误差是 8.5%

Figure 7 (a) is the structure that channel length is 120~200 nm, $l = 1.6 \mu\text{m}$, $l_1 = 0.01 \mu\text{m}$, $\rho_1 = 10 \Omega \cdot \mu\text{m}$, $\rho_2 = 100 \Omega \cdot \mu\text{m}$, $a = 0.01 \mu\text{m}$, $d = 0.002 \mu\text{m}$. (b) is comparison of simulation results of normal MOSFET's and LDD-MOSFET's drain/source resistance when l_2 changed and d is $0.02 \mu\text{m}$, $0.01 \mu\text{m}$ and $0.005 \mu\text{m}$ respectively. The maximum error of (18) is 8.4%, and for (12) is 8.5%

5 结束语

本文根据微分电阻的概念和器件的数值模拟结果, 提出了漏/源本征电阻的半经验计算公式 (4) 和衬底掺杂浓度是 $1 \times 10^{15} \text{cm}^{-3}$ 和 $1 \times 10^{16} \text{cm}^{-3}$ 、阈值电压在 0.5~0.7 V 之间、45~2000 nm 沟长 nMOSFET 的漏/源本征电阻计算公式 (18), 给出了求解经验参数的算法. 从给出的公式及其计算结果可知, 影响器件漏/源电阻的主要物理参数分别是: 器件漏/源区域的结深 d 、掺杂电阻率 ρ 以及沟道到漏/源电极的距离 l_2 . 而漏/源区叠栅长度 l_1 和漏/源区电极的大小对漏/源本征电阻的影响基本可以忽略. 经过计算验证, 漏/源电阻计算公式计算结果与 silvaco 软件仿真得到的电阻值结果相近、误差小, 因此 MOSFET 的漏/源本征电阻可用公式 (4) 计算. 此计算公式形式简单、精度高、物理参数与漏/源电阻关系明确, 经验参数易于提取. 文章给出的漏/源电阻简单计算公式可以直接用于 MOSFET 特性分析和电路模拟器的 MOS 晶体管的漏/源电阻值计算, 由于计算公式不牵涉半导体物理、计算量小且结果准确, 易于电路设计工程师理解和接受, 方便了集成电路设计. 对器件研究者来说, 可以更深入地认识和理解 MOS 晶体管的物理和几何参数与漏/源电阻关系.

参考文献

- 1 Hu C C. Modern Semiconductor Devices for Integrated Circuits. Beijing: Publishing House of Electronics Industry, 2012. 168-171 [胡正明, 著. 王燕, 张莉, 叶佐昌, 等译. 现代集成电路半导体器件. 北京: 电子工业出版社, 2012. 168-171]
- 2 Stephen D S. Microsystem Design. Beijing: Publishing House of Electronics Industry, 2004. 182 [Stephen D S, 著. 刘泽文, 王晓红, 黄庆安, 等译. 微系统设计. 北京: 电子工业出版社, 2004. 182]
- 3 Bae H, Jang J, Shin J S, et al. Modeling and separate extraction of gate-bias- and channel-length-dependent intrinsic

- and extrinsic source drain resistances in MOSFETs. *IEEE Electron Device Lett*, 2011, 32: 722–724
- 4 Chang Y H, Liu Y J. A new extraction method for source/drain resistance in MOSFETs. In: *Proceedings of the 10th IEEE International Conference Solid-State and Integrated Circuit Technology (ICSICT)*, Shanghai, 2010. 1910–1912
 - 5 Chen L, Sun L L, Liu J. Surface-potential-based analysis of bias-dependent series resistance in LDD MOSFET. In: *Proceedings of IEEE 8th International Conference ASIC*, Changsha, 2009. 1244–1246
 - 6 He P, Ke D, Hu P. Two-dimensional physically based semi-analytical model of source/drain series resistance in MOSFETs. *Japanese J Appl Phys*, 2015, 55: 014302
 - 7 Ng K K, Lynch W T. The impact of intrinsic series resistance on MOSFET scaling. *IEEE Trans Electron Device*, 1986, 34: 27–28
 - 8 Shur M, Rumyantsev S, Levinshtein M. *SiC Materials and Devices*. Beijing: Publishing House of Electronics Industry, 2012. 60–61 [Shur M, Rumyantsev S, Levinshtein M, 著. 杨银堂, 贾护军, 段宝兴, 译. 碳化硅半导体材料与器件. 北京: 电子工业出版社, 2012. 60–61]
 - 9 甘学温, 黄如, 刘晓彦, 等. 纳米 CMOS 器件. 北京: 科学出版社, 2004. 50
 - 10 陈纪修, 於崇华, 金路. 数学分析 (第二版) 上册. 北京: 高等教育出版社, 2004. 290–291
 - 11 Taur Y, Ning T H. *Fundamentals of Modern VLSI Devices*. New York: Cambridge University Press, 1998. 244
 - 12 Yang L A, Yu C L, Hao Y. Channel resistance method for parameter extraction of ultra-thin gate oxide LDD MOSFET's. In: *Proceedings of the 8th International Conference on Solid-State and Integrated Circuit Technology*, Shanghai, 2006. 1373–1375
 - 13 Zhao Y, Parke S, Burkr F. Modeling and characterization of deep-submicron MOSFET with short-channel effect based on BSIMTM. *Acta Electron Sin*, 2004, 5: 841–844 [赵阳, Parke S, Burke F. 基于 BSIM 深亚微米级 MOSFET 短沟道效应建模和特征提取方法研究. *电子学报*, 2004, 5: 841–844]
 - 14 Arora N. *MOSFET Models for VLSI Circuit Simulation Theory and Practice*. Beijing: Science Press, 1999. 631–632 [Arora N, 著. 张兴, 李映雪, 等译. 用于 VLSI 模拟的小尺寸 MOS 器件模型理论与实践. 北京: 科学出版社, 1999. 631–632]
 - 15 Burden R L, Faires J D. *Numerical Analysis*. 7th ed. Beijing: Higher Education Press, 2005. 432–440 [Burden R L, Faires J D, 著. 冯烟利, 朱海燕, 译. 数值分析 (第七版). 北京: 高等教育出版社, 2005. 432–440]
 - 16 周省三. 电磁场基本教程. 北京: 高等教育出版社, 1987. 76–81

A semi-empirical model of the drain/source resistance for MOSFET

Daoming KE*, Jianguo YANG, Hong CHANG, Fei YANG, Pengfei HU,
Xueyang PENG, Leshang SUN & Di WU

School of Electronics and Information Engineering, Anhui University, Hefei 230601, China

* Corresponding author. E-mail: kedaoming@sohu.com

Abstract A series resistance model is developed to accurately predict the drain/source resistance of MOSFETs in the ultra submicron regime. The series resistance model is based on the differential resistance concept and the mean value theorem of integrals. Three parameters of the model may be obtained through the multiple linear regression method. In this study, we employ numerical simulation data to fit three parameters for the planar nMOSFETs and nLDD-MOSFETs, of which the substrate doped concentration is $1 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$, and the channel length is 45~2000 nm. We also obtain a semi-empirical formula with a maximum error of only 9.5%. The theoretical model and calculation results of its semi-empirical formula show that the drain/source resistance is only related to the depth of the drain/source pn junction, resistivity, and length from the channel to the drain/source electrode, and that the influence of the channel length, stack-gate length, and electrode length is negligible. Because the semi-empirical formula is simple, with high precision and a clear physical concept, and allows for easy parameter extraction, it can be used in a characteristic analysis of MOSFETs and circuit simulators.

Keywords drain/source resistance of MOSFET, semi-empirical formula, infinitesimal resistance, numerical simulation



Daoming KE was born in July 1954. He received his Ph.D. degree from Southeast China University in October 1992, and is currently a professor at Anhui University. His main research direction is in the physics of semiconductor devices.



Jianguo YANG was born in June 1992. He is currently a graduate student at Anhui University, where his interests are in circuits and systems. His main research direction is in the physics of semiconductor devices.